

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-267899

(P2001-267899A)

(43) 公開日 平成13年9月28日 (2001.9.28)

(51) IntCl. <sup>7</sup>	識別記号	F I	テ-マ-ト* (参考)
H 0 3 K 17/08		H 0 3 K 17/08	C 5 H 4 1 0
G 0 5 F 1/10	3 0 4	G 0 5 F 1/10	3 0 4 M 5 J 0 5 5
H 0 3 K 17/14		H 0 3 K 17/14	
17/687		17/687	A

審査請求 未請求 請求項の数 3 O L (全 6 頁)

(21) 出願番号 特願2000-74145(P2000-74145)

(22) 出願日 平成12年3月16日 (2000.3.16)

(71) 出願人 000004260

株式会社デンソー

愛知県刈谷市昭和町1丁目1番地

(72) 発明者 植田 展正

愛知県刈谷市昭和町1丁目1番地 株式会社  
デンソー内

(74) 代理人 100082500

弁理士 足立 勉

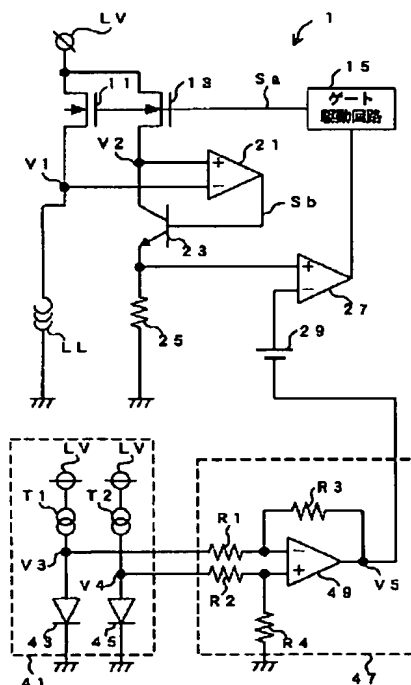
最終頁に続く

(54) 【発明の名称】 負荷駆動回路

(57) 【要約】

【課題】 電流検出するにあたり、パワー素子内蔵 IC における温度勾配の影響を抑えることができる負荷駆動回路を提供する。

【解決手段】 負荷駆動回路 1 では、第 1 トランジスタ 11 を駆動制御することで電源ライン LV から負荷 LL への電力供給を行うとともに、第 1 トランジスタ 11 における過電流を検出するため、検出抵抗 25 の両端電圧と定電圧電源 29 の正極の電位とを比較する。このとき、温度差検出回路 41 により検出される第 1 トランジスタ 11 と第 2 トランジスタ 13 との温度差に応じて、補正回路 47 が、定電圧電源 29 の正極の電位を高くするよう補正する。これにより、電力消費により生じた温度差によって第 1 トランジスタ 11 と第 2 トランジスタ 13 とに流れる電流の比例関係が変化しても、第 1 トランジスタ 11 における過電流を正確に検出することができる。



## 【特許請求の範囲】

【請求項1】 直流電源から外部の負荷への第1通電経路に設けられ、制御端子に入力される駆動指令信号に基づき該第1通電経路を通電・遮断する第1スイッチング素子と、

前記負荷を駆動制御するために、前記第1スイッチング素子を駆動するための駆動指令信号を出力する駆動手段と、

前記直流電源からの電流を前記負荷以外に供給する第2通電経路に設けられ、制御端子が前記第1スイッチング素子の制御端子に接続されて、第1スイッチング素子に比例した電流を流す第2スイッチング素子と、

前記第2通電経路に流れる電流を検出する第2電流検出手段と、

該第2電流検出手段により検出される電流が、前記第1スイッチング素子に流れる過電流に応じて設定された第2規定値を超えると、前記第1通電経路に流れる過電流を検出するとともに、前記駆動手段による前記駆動指令信号の出力を停止させる過電流検出手段と、

を備えて、前記負荷を駆動するとともに過電流検出を行う負荷駆動回路であって、

前記第1スイッチング素子と前記第2スイッチング素子との温度差を検出する温度差検出手段と、

該温度差検出手段により検出される温度差に応じて、前記第1スイッチング素子の温度が上昇するほど前記第2規定値が高くなるように前記第2規定値を補正する補正手段、

を備えたことを特徴とする負荷駆動回路。

【請求項2】 前記温度差検出手段は、

前記第1スイッチング素子の近傍に設けられた第1ダイオードと、前記第2スイッチング素子の近傍に設けられた第2ダイオードと、該第1ダイオードおよび該第2ダイオードのそれぞれに電流を供給する電流供給手段と、を備え、

前記第1ダイオードと前記第2ダイオードにおける順方向の両端電圧の差によって、前記第1スイッチング素子と前記第2スイッチング素子との温度差を検出すること、を特徴とする請求項1に記載の負荷駆動回路。

【請求項3】 前記第1ダイオードおよび前記第2ダイオードは、それぞれ複数のダイオード素子からなること、を特徴とする請求項2に記載の負荷駆動回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、負荷に電流を供給することで負荷を駆動する負荷駆動回路であり、負荷への供給電流に比例する電流に基づいて、負荷への通電経路における電流を検出する機能を備えた負荷駆動回路に関する。

【0002】

【従来の技術】従来より、高精度の電流制御や電流検出

を行い、負荷に電力供給することで負荷を駆動する負荷駆動回路が知られている。そして、こうした負荷駆動回路には、負荷に通電する電流の過電流を検出する機能を備えたものがあり、例えば、負荷への通電経路を通電・遮断するnチャネル型パワーMOSFET等からなる第1スイッチング素子と、この第1スイッチング素子よりも小さい電流を通電するnチャネル型パワーMOSFET等からなる第2スイッチング素子とにより構成されるカレントミラー回路を用いて過電流を検出するものが挙げられる。なお、第1スイッチング素子および第2スイッチング素子は同一の駆動指令信号によって制御されており、第2スイッチング素子は、第1スイッチング素子に比例した電流（例えば、第1スイッチング素子：第2スイッチング素子＝1000：1）を通電するよう構成されている。

【0003】このように構成された過電流検出機能を有する負荷駆動回路では、例えば、負荷においてグラウンドショート（接地短絡）などの異常が発生して、第1スイッチング素子に過電流が流れた場合、第2スイッチング素子にはその過電流に比例した電流が流れる。よって、第2スイッチング素子に流れる電流が、第1スイッチング素子の過電流に対応する電流値を超えることで、第1スイッチング素子に流れる過電流を検出することができる。

【0004】ここで、第1スイッチング素子や第2スイッチング素子としてのパワー素子がICに内蔵される場合、こうしたパワー素子内蔵IC（集積回路）は、電力消費に伴い発熱することになる。そして、半導体からなるICは、高温環境下（例えば150℃以上）では正常動作が困難であることから、電力消費に伴う発熱によってICが誤操作しないように、発熱量を考慮して許容電力消費量が決定されている。この許容電力消費量は、ICの熱抵抗に基づいて決定されており、熱抵抗とは電力消費量に対する温度上昇の割合のことである。

【0005】そして、近年の技術開発に伴いICの熱抵抗値が小さくなり、従来は1[W]以下であった許容電力消費量が、3[W]程度にまで大きく設定することができ、より高度な制御が可能なICを実現することができ。

【0006】

【発明が解決しようとする課題】しかしながら、熱抵抗が小さいICにおいては、許容電力消費量を大きくすることにより、内蔵された各素子間の発熱量の差が大きくなり、ICチップ内での温度勾配（温度分布の偏り）が増大してしまう。つまり、ICに内蔵された上述の第1スイッチング素子と第2スイッチング素子は、電力消費に対する温度上昇の割合が異なることから、IC全体としての電力消費量が大きくなることにより、第1スイッチング素子と第2スイッチング素子との温度差がより大きくなるのである。

【0007】また、スイッチング素子は、その抵抗値が温度特性によって変化するため、温度差によって第1スイッチング素子と第2スイッチング素子との抵抗値に差が生じて、各スイッチング素子に流れる電流の比例関係が変化して、電流検出精度が低下するという問題が生じてしまう。具体的には、第1スイッチング素子および第2スイッチング素子の抵抗値の温度特性がそれぞれ等しく4500 [ppm] である場合に、第1スイッチング素子と第2スイッチング素子との温度差 $\Delta T$ が4 [°C] となると、電流経路の抵抗値がおよそ2 [%] ( $= 4 [^{\circ}\text{C}] \times 4500 [\text{ppm}]$ ) 変化することになり、電流検出精度が約2 [%] 低下することになる。

【0008】本発明は、こうした問題に鑑みなされたものであり、パワー素子に流れる電流検出を行うにあたり、パワー素子内蔵ICにおける温度勾配の影響を抑えることができる負荷駆動回路を提供することを目的とする。

【0009】

【課題を解決するための手段】本発明（請求項1）に記載の負荷駆動回路によれば、第1スイッチング素子と第2スイッチング素子との温度差に応じて第2規定値を補正することで、電力消費に伴い発生する温度差による影響を抑え、検出精度を低下させることなく過電流検出を行うことができる。

【0010】また、本発明（請求項2）の負荷駆動回路によれば、ダイオードを用いることで、第1スイッチング素子と第2スイッチング素子との温度差を確実に検出することができる。また、本発明（請求項3）の負荷駆動回路によれば、複数のダイオード素子からなるダイオードを用いることで、第1スイッチング素子と第2スイッチング素子との温度差をより高精度に検出でき、過電流検出をより正確に実行することが可能となる。

【0011】

【発明の実施の形態】以下に、本発明の実施例を図面と共に説明する。図1は、負荷の駆動制御を行うための負荷駆動回路の概略構成図であり、本負荷駆動回路は、過電流検出機能を備えている。

【0012】図1に示すように、本実施例の負荷駆動回路は、図示しない直流電源からの出力（例えば、電源電圧12 [V]） $V_c$  が供給された電源ラインLVからの電流を負荷LLに供給するための第1通電経路を通電・遮断するnチャネル型パワーMOSFETからなる第1トランジスタ11と、電源ラインLVからの電流を負荷LL以外に供給する第2通電経路を通電・遮断するnチャネル型パワーMOSFETからなる第2トランジスタ13と、第1トランジスタ11および第2トランジスタ13を駆動するための駆動指令信号Saを出力するゲート駆動回路15と、を備えて、負荷LLを駆動制御している。

【0013】そして、ゲート駆動回路15は、図示しない

い制御ロジックからの指令信号に基づき、第1トランジスタ11および第2トランジスタ13を駆動可能な駆動指令信号Saを出力する。なお、制御ロジックは、例えばマイコンで構成されており、負荷LLを制御するための処理を実行して、ゲート駆動回路15に対して指令信号を出力している。

【0014】また、第1トランジスタ11は、ゲートがゲート駆動回路15における駆動指令信号Saの出力端子に接続され、ドレインが電源ラインLVに接続され、ソースが負荷LLに接続されている。そして、駆動指令信号Saがハイレベルとなると、第1トランジスタ11はオン状態となり第1通電経路に電流が流れて、電源ラインLVから負荷LLへ電流が供給される。

【0015】よって、本負荷駆動回路1では、図示しない制御ロジックからの指令信号に基づいてゲート駆動回路15が駆動指令信号Saをハイレベルとすると、第1トランジスタ11がオン状態となり、第1通電経路を通じて電源ラインLVから負荷LLへの電力供給が行われる。

【0016】また、第2トランジスタ13は、ゲートがゲート駆動回路15における駆動指令信号Saの出力端子に接続され、ドレインが電源ラインLVに接続されており、駆動指令信号Saがハイレベルとなるとオン状態となり、第1トランジスタ11に比例した小さい電流（第1トランジスタ11：第2トランジスタ13 = 1000：1）を流すよう構成されている。なお、第1トランジスタ11と第2トランジスタ13は、同一のICチップに内蔵されている。

【0017】そして、本負荷駆動回路1は、上記構成に加えて、第1トランジスタ11のソースに反転入力端子（-）が接続され、第2トランジスタ13のソースに非反転入力端子（+）が接続された第1比較器（以下、第1コンパレータという）21と、第2トランジスタ13のソースにコレクタが接続されるとともに、第1コンパレータ21の出力端子にベースが接続されたnpn型トランジスタからなる第3トランジスタ23と、第3トランジスタ23のエミッタに一端が接続され、他端が接地された抵抗値が500 [ $\Omega$ ] の検出抵抗25と、第3トランジスタ23のエミッタと検出抵抗25との接続点に非反転入力端子（+）が接続され、ゲート駆動回路15に出力端子が接続された第2比較器（以下、第2コンパレータという）27と、第2コンパレータ27の反転入力端子（-）に正極が接続され、後述する補正回路47の出力端子（詳細には、オペアンプ49の出力端子）に負極が接続された定電圧電源29と、を備えている。

【0018】そして、第1トランジスタ11のソースの電位（以下、第1電位という） $V_1$  が、第2トランジスタ13のソースの電位（以下、第2電位という） $V_2$  よりも低下すると、第1コンパレータ21の出力信号Sbがハイレベルとなり、第3トランジスタ23がオン状態

となる。すると、電源ラインL<sub>V</sub>から第2トランジスタ13、第3トランジスタ23、検出抵抗25を介してグランド（接地）に通じる第2通電経路に電流が流れる。

【0019】ここで、例えば、負荷L<sub>L</sub>においてグランドショート（接地短絡）などの異常が発生すると、第1トランジスタ11に過電流が流れるとともに、第1電位V1はグランド電位（0[V]）となるため、第1電位V1が第2電位V2よりも低下する。このため、第1コンパレータ21は、第1電位V1と第2電位V2とを比較することで、第1通電経路における過電流を検出する。

【0020】そして、第1通電経路に過電流が流れると、第1コンパレータ21が第3トランジスタ23を駆動するため、第2通電経路に電流が流れることになり、このとき第2通電経路に流れる電流は、第1通電経路に流れる電流に比例した大きさとなる。また、検出抵抗25の両端には、第2通電経路に流れる電流に比例する電圧が発生するため、検出抵抗25の両端電圧は、第1通電経路に流れる電流に比例した大きくなる。

【0021】なお、本実施例の負荷駆動回路では、第1通電経路における5[A]以上の電流が過電流であり、第1トランジスタ11と第2トランジスタ13との比例関係から、第1通電経路に過電流が流れるときには、第2通電経路には5[mA]の電流が流れる。このため、第2通電経路に流れる電流に基づき第1トランジスタ11に流れる過電流を検出するための判定電流値は5[mA]である。よって、定電圧電源29は、検出抵抗25の抵抗値（500[Ω]）と、第2通電経路における過電流の判定電流値（5[mA]）との乗算により得られる電圧（2.5[V]）を出力する定電圧電源にて構成されている。

【0022】ここで、オペアンプ49の出力端子の電位V5は、第1トランジスタ11と第2トランジスタ13との温度差に応じて変化しており、定電圧電源29の正極の電位は電位V5に応じて変化する。なお、電位V5の詳細は後述する。そして、第2コンパレータ27は、第3トランジスタ23と検出抵抗25との接続点の電位が、定電圧電源29の正極の電位より大きくなると、ハイレベルの信号をゲート駆動回路15に対して出力する。つまり、第2通電経路に流れる電流は第1通電経路に流れる電流に比例することから、第2コンパレータ27は、第2通電経路を流れる電流に基づいて第1通電経路に流れる電流の大きさを判定して、過電流を検出すると出力信号をハイレベルにして、ゲート駆動回路15に通知するのである。

【0023】よって、本負荷駆動回路1は、第1コンパレータ21が、第1電位V1と第2電位V2とを比較すると共に、さらに、第2コンパレータ27が第2通電経路に流れる電流に基づき第1通電経路に流れる電流を判定することで、第1トランジスタ11に流れる過電流を

検出している。

【0024】このように、各トランジスタの電流出力端における電位の比較だけではなく、第1通電経路に流れる電流を検出して過電流を判定することにより、より精度良く過電流を検出することが可能となる。また、第1コンパレータ21が第3トランジスタ23を駆動するときのみ第2通電経路に電流を流すことから、常に第2通電経路に電流を流す場合に比べて、過電流検出に必要な電力消費量を抑えることができる。

10 【0025】そして、ゲート駆動回路15は、第2コンパレータ27からの信号が入力されると、図示しない制御ロジックからの指令信号に拘わらず、駆動指令信号S<sub>a</sub>をローレベルとし、第1トランジスタ11をオフ状態にすることで第1通電経路における通電を停止して、第1トランジスタ11を過電流から保護する。

【0026】さらに、本負荷駆動回路1は、第1トランジスタ11と第2トランジスタ13との温度差を検出するための温度差検出回路41と、温度差検出回路41にて検出される温度差に応じて定電圧電源29の正極の電位を補正する補正回路47と、を備えている。

20 【0027】そして、温度差検出回路41は、第1トランジスタ11の近傍に備えられたダイオード素子からなる第1ダイオード43と、第2トランジスタ13の近傍に備えられたダイオード素子からなる第2ダイオード45と、電源ラインL<sub>V</sub>と第1ダイオード43との間に設けられた定電流源T1と、電源ラインL<sub>V</sub>と第2ダイオード45との間に設けられた定電流源T2と、を備えている。このとき、第1ダイオード43は、アノードが定電流源T1に接続され、カソードが接地されており、第2ダイオード45は、アノードが定電流源T2に接続され、カソードが接地されている。

30 【0028】ここで、ダイオード素子の順方向電圧には温度特性（-2[mV/°C]）があり、第1ダイオード43の両端には第1トランジスタ11の温度に応じた順方向電圧が発生し、第2ダイオード45の両端には第2トランジスタ13の温度に応じた順方向電圧が発生する。このため、第1トランジスタ11と第2トランジスタ13との間に温度差がある場合、第1ダイオード43のアノードの電位V3と第2ダイオード45のアノードの電位V4との間に電位差が生じることになり、この電位差（V4-V3）は温度差に比例した値となる。

40 【0029】次に、補正回路47は、差動増幅器（以下、オペアンプという）49が備えられており、このオペアンプ49は、反転入力端子（-）が抵抗R1を介して第1ダイオードのアノードに接続され、非反転入力端子（+）が抵抗R2を介して第2ダイオードのアノードに接続されている。さらに、オペアンプ49は、反転入力端子（-）と出力端子とが抵抗R3を介して接続され、出力端子は定電圧電源29の負極に接続され、さらに、非反転入力端子（+）は抵抗R4を介して接地され

ている。

【0030】そして、このように構成された補正回路47は、増幅率 $A (= 5.6)$ の増幅回路として動作し、入力信号である電位差 $(V_4 - V_3)$ と増幅率 $A$ との乗算で得られる電圧を、出力端子の電位 $V_5$ として出力する。つまり、補正回路47は、温度差検出回路41が検出した電位差 $(V_4 - V_3)$ に応じて、出力端子の電位 $V_5$ を変化させることで、第1トランジスタ11と第2トランジスタ13との温度差に応じて、定電圧電源29の正極の電位を変化させている。

【0031】ここで、例えば、第1トランジスタ11と第2トランジスタ13との温度差が $10 [^{\circ}\text{C}]$ であるときには、電位差 $(V_4 - V_3)$ は $20 [\text{mV}]$ となり、補正回路47の出力端子の電位は、 $112 [\text{mV}] (= 20 [\text{mV}] \times 5.6)$ となる。一方、第1トランジスタ11の温度特性が $4500 [\text{ppm}]$ であるので、抵抗値は $4.5 [\%]$ 上昇するため第1通電経路に流れる電流は小さくなり、第2通電経路には、本来の比例関係よりも $4.5 [\%]$ 増加した電流が流れる。そして、このとき第1トランジスタ11に $5 [\text{A}]$ の過電流が流れていると、第2トランジスタ13には、本来の比例関係で流れる電流 $(5 [\text{mA}])$ の $104.5 [\%]$ の電流、即ち、 $5.225 [\text{mA}]$ の電流が流れ、検出抵抗25（抵抗値 $= 500 [\Omega]$ ）の両端電圧は $2.6125 [\text{V}]$ となる。

【0032】そして、第2コンパレータ27は、本来であれば、検出抵抗25の両端電圧が $2.5 [\text{V}]$ 以上となるとときに出力信号をハイレベルとするのであるが、補正回路47により電位 $V_5$ が $112 [\text{mV}]$ に補正されるため、検出抵抗25の両端電圧が $2.612 [\text{V}] (= 2.5 [\text{V}] + 112 [\text{mV}])$ よりも大きくなるとときに出力信号をハイレベルにする。

【0033】このため、電力消費に伴い、第1トランジスタ11と第2トランジスタ13との温度差が $10 [^{\circ}\text{C}]$ となる場合でも、補正回路47の動作により第2コンパレータ27が動作する電圧値が補正されるため、第1トランジスタ11に $5 [\text{A}]$ を超える電流が流れるときに、正確に過電流を検出することができる。

【0034】よって、本実施例の負荷駆動回路1では、第1トランジスタ11と第2トランジスタ13との温度差に応じて、第1トランジスタ11の温度が上昇するほど第2コンパレータ27が動作する電圧値を高く補正することで、過電流の検出精度の低下を抑制している。

【0035】なお、本負荷駆動回路1においては、ゲート駆動回路15が特許請求の範囲における駆動手段に相当し、電源ラインLVが直流電源に相当し、第1トランジスタ11が第1スイッチング素子に相当し、第2トランジスタ13が第2スイッチング素子に相当し、検出抵抗25が第2電流検出手段に相当し、第2コンパレータ27および定電圧電源29が過電流検出手段に相当し、

温度差検出回路41が温度差検出手段に相当し、補正回路47が補正手段に相当し、定電圧電源29の正極の電位が第2規定値に相当し、電源ラインLVおよび定電流源T1、T2が電流供給手段に相当する。

【0036】以上説明したように、本実施例の負荷駆動回路1では、温度差検出回路41により検出される第1トランジスタ11と第2トランジスタ13との温度差に応じて、補正回路47が電位 $V_5$ を高くして、定電圧電源29の正極の電位を高くする。つまり、第1トランジスタ11の温度が上昇するほど第2コンパレータ27が動作する電圧値を高く補正している。このため、電力消費により生じた温度差によって、第1トランジスタ11と第2トランジスタ13とに流れる電流の比例関係が変化した場合でも、第2コンパレータ27は、第1トランジスタ11における $5 [\text{A}]$ より大きい過電流を正確に検出することができる。

【0037】したがって、本実施例の負荷駆動回路によれば、第1トランジスタ11と第2トランジスタ13との温度差に応じて定電圧電源29の正極の電位を補正することで、電力消費に伴い発生する温度差による影響を抑え、検出精度を低下させることなく過電流検出を行うことができる。

【0038】また、本実施例では、第1ダイオードおよび第2ダイオードの両端電圧の差に基づいて各トランジスタの温度差を検出しており、ダイオード素子は順方向電圧に温度特性（通常、 $-2 [\text{mV}/^{\circ}\text{C}]$ ）があることから、第1トランジスタ11と第2トランジスタ13との温度差を確実に検出することができる。

【0039】以上、本発明の一実施例について説明したが、本発明は上記実施例に限定されるものではなく、種々の態様を採ることができる。例えば、第1ダイオードおよび第2ダイオードを、それぞれ複数のダイオード素子で構成してもよく、例えば、それぞれ3個のダイオード素子で構成した場合、第1ダイオードおよび第2ダイオードの温度特性は $(-6 [\text{mV}/^{\circ}\text{C}])$ となる。これは、ダイオード素子を1個とした場合に比べて、同一の温度差に対する各ダイオードの両端電圧の差が大きくなり、トランジスタにおける僅かな温度差を検出することが可能となる。したがって、第1ダイオードおよび第2ダイオードを、複数のダイオード素子で構成することで、第1トランジスタと第2トランジスタとの温度差を、より精度良く検出することが可能となる。

【0040】また、上記実施例では、 $5 [\text{A}]$ 以上の電流が過電流であるが、過電流と判定される電流値は負荷駆動回路あるいは負荷によってそれぞれ異なり、また、検出抵抗の抵抗値、補正回路の増幅率、温度特性、定電圧電源の電圧値、トランジスタの電流比などの各数値は一例であり、上記実施例の数値に限定されるものではない。

【0041】さらに、上記実施例では、第1トランジス

タおよび第2トランジスタとしてnチャネル型MOSFETを用いた負荷駆動回路について説明したが、これらのトランジスタは、pチャネル型MOSFETを用いても良い。さらに、上記実施例では、第1トランジスタおよび第2トランジスタが、通電経路において負荷よりも高電位側に設けられたハイサイドスイッチとして備えられているが、これらトランジスタがローサイドスイッチとして備えられた負荷駆動回路に本発明を適用することもできる。

【図面の簡単な説明】

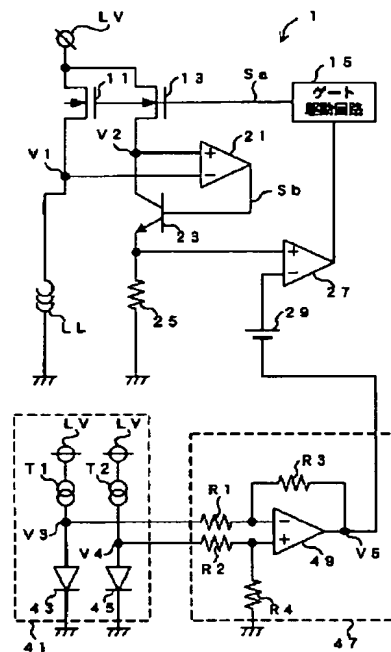
\*【図1】 実施例の負荷駆動回路の概略構成図である。

【符号の説明】

1…負荷駆動回路、11…第1トランジスタ、13…第2トランジスタ、15…ゲート駆動回路、21…第1コンパレータ、23…第3トランジスタ、25…検出抵抗、27…第2コンパレータ、29…定電圧電源、41…温度差検出回路、43…第1ダイオード、45…第2ダイオード、47…補正回路、49…オペアンプ、LL…負荷、LV…電源ライン、T1…定電流源、T2…定電流源。

\*

【図1】



フロントページの続き

Fターム(参考) 5H410 CC02 DD02 EA11 EB01 EB37  
FF03 FF05 FF21 FF25 LL04  
LL06 LL09 LL13 LL20  
5J055 AX15 AX34 AX47 AX64 AX65  
BX16 CX00 DX13 DX22 DX53  
DX54 DX73 DX83 EX01 EX02  
EX23 EX24 EY01 EY12 EY17  
EZ03 EZ09 EZ10 EZ51 FX04  
FX13 FX18 FX32 FX38 GX01

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-267899

(43)Date of publication of application : 28.09.2001

(51)Int.Cl.

H03K 17/08  
G05F 1/10  
H03K 17/14  
H03K 17/687

(21)Application number : 2000-074145

(71)Applicant : DENSO CORP

(22)Date of filing : 16.03.2000

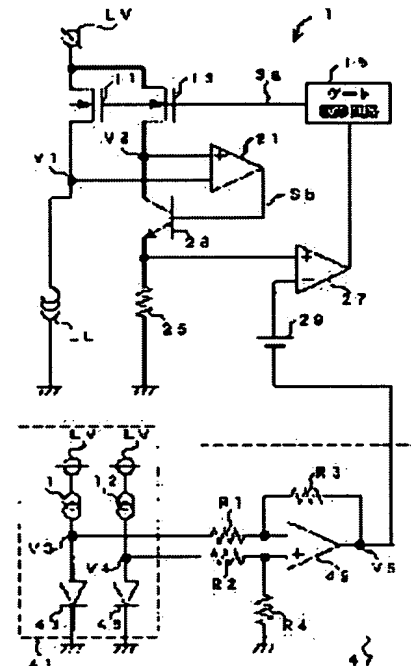
(72)Inventor : UEDA NOBUTADA

## (54) LOAD DRIVING CIRCUIT

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a load driving circuit which can suppress the influence of temperature gradient in IC incorporating a power element for detecting a current.

**SOLUTION:** In the load driving circuit 1, power is supplied from a power line LV to a load LL by controlling the drive of a first transistor 11 and voltages at both ends of a detection resistor 25 are compared with the potential of the positive polarity of a constant voltage power source 29 for detecting overcurrent in the first transistor 11. A correction circuit 47 corrects the potential of the positive polarity of the constant voltage power source 29 to be higher in accordance with a temperature difference between the first transistor 11 and a second transistor 13, which is detected by a temperature difference detection circuit 41. Even if the proportional relation of currents flowing in the first transistor 11 and the second transistor 13, changes due to the temperature difference generated by power consumption, overcurrent in the first transistor 11 can precisely be detected.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office